

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-274072

(43)Date of publication of application : 20.10.1995

(51)Int.Cl. H04N 5/335  
H01L 31/10

(21)Application number : 06-059712

(71)Applicant : NEC CORP

(22)Date of filing : 30.03.1994

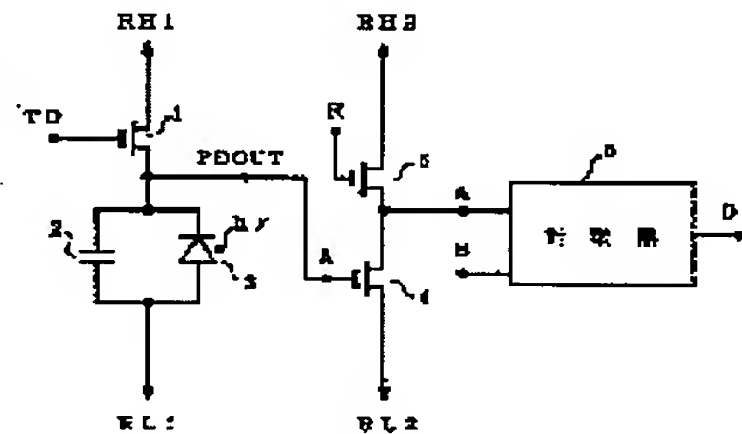
(72)Inventor : KONUMA KAZUO

## (54) PHOTODETECTOR AND ITS DRIVING METHOD

### (57)Abstract:

**PURPOSE:** To maintain sensitivity even when a light quantity is large and simultaneously to provide the sensitivity even when the light quantity is small by outputting output from a photodiode as elapsed time until a photodiode potential exceeds a threshold value set from an outside.

**CONSTITUTION:** This photodetector constituted of a photodiode 3 and a reset element 1 is provided with a comparator composed of MOS transistors 4 and 5 for nondestructively reading the photodiode potential and comparing it with the threshold value supplied from the outside and further, is provided with a counter 6 for outputting the elapsed time as a numerical value.



## LEGAL STATUS

[Date of request for examination] 15.11.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2953297

[Date of registration] 16.07.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-274072

(43)公開日 平成7年(1995)10月20日

(51)Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 5/335

F

H 0 1 L 31/10

H 0 1 L 31/ 10

G

審査請求 未請求 請求項の数2 O L (全 4 頁)

(21)出願番号

特願平6-59712

(22)出願日

平成6年(1994)3月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 小沼 和夫

東京都港区芝五丁目7番1号 日本電気株式会社内

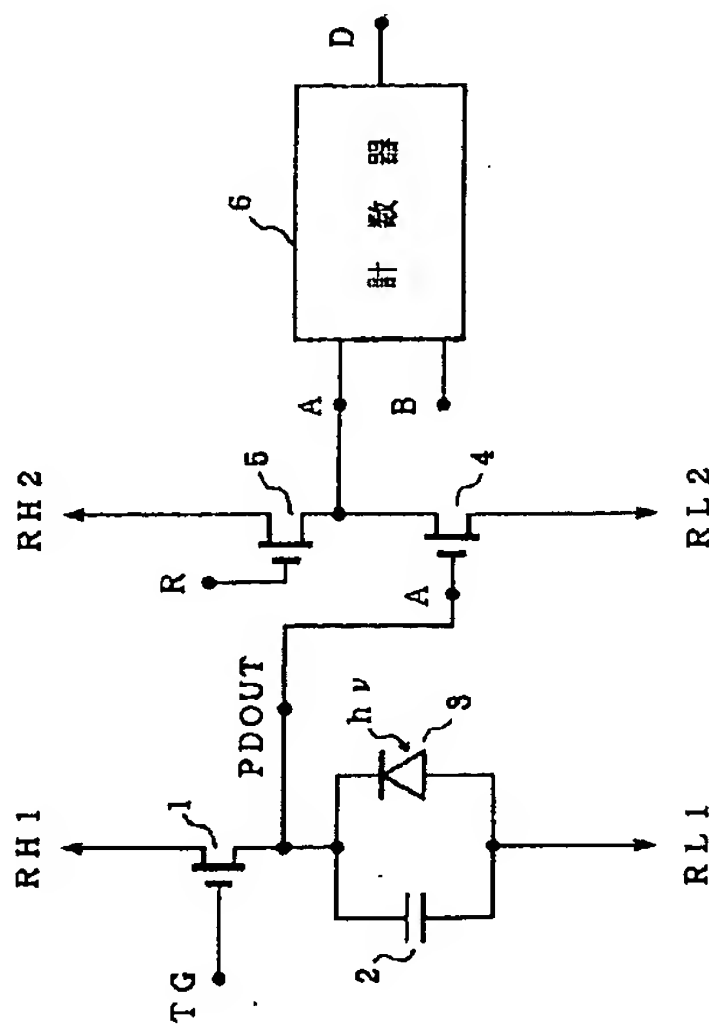
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 受光素子およびその駆動方法

(57)【要約】

【目的】 受光素子からの出力をホトダイオード電位が外部から設定したしきい値を越えるまでの経過時間として出力することで、光量が大いときにも感度を保ち、同時に光量が小さいときにも感度を有することを目的としている。

【構成】 ホトダイオード3とリセット素子1で構成される受光素子にホトダイオード電位を非破壊で読み取り、外部から与えられるしきい値と比較するMOSトランジスタ4および5よりなる比較器を具備しており、さらに、経過時間を数値として出力するための計数器6を備えた構造を特徴とする受光素子およびその駆動方法である。



## 【特許請求の範囲】

【請求項1】 光電変換と生成した電荷の蓄積を合わせて行う機能を持ち、逆バイアスリセット後に浮動状態に保たれているホトダイオードと、ホトダイオードに逆バイアスリセット電位を与えるスイッチ素子と、浮動状態に保たれたホトダイオード端に接続されたMOSトランジスタのゲート電極と、ホトダイオードの電位を前記MOSトランジスタとは別に設けたMOSトランジスタのゲート電極電位によって外部から設定したしきい値電位と比較する比較器と、スイッチ素子によりホトダイオード

がリセットされてからしきい値を越えるまでに要した時間を数値として出力するための係数素子とを備えたことを特徴とする受光素子。

【請求項2】 スwitch素子にパルス電圧を印加することで一定周期でホトダイオードに逆バイアスリセット電位を与え、電位を与えた直後から次のリセット電位付与までの期間は光照射しながらホトダイオードを浮動状態に保つことで光照射量に応じた逆バイアス減衰変位動作をさせる受光素子の駆動方法において、受光素子に具備された比較器の一つの入力端にしきい値電位を与え、比較器の別の入力端には逆バイアス印加後浮動状態に保たれたホトダイオードの一端が接続され、比較器の出力信号を計数器入力とすることでリセット電位付与からホトダイオードの電位がしきい値と等しくなるまでの時間を数値として計数出力することをリセット電位付与毎に行うことを特徴とする受光素子の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、CCDイメージセンサ等に用いられる受光素子と、その駆動方法に関するものである。

## 【0002】

【従来の技術】 従来の受光素子と、その駆動方法の一例を図3（a）および（b）にそれぞれ示す。受光素子は、図3（a）に示すように、トランスファークゲート素子1と電荷蓄積機能2を合わせ持つ、逆バイアスされたホトダイオード3により構成されている。このような受光素子と電荷結合素子（CCD）とを組み合わせることにより、インターライン形CCDイメージセンサなどが開発されている。

【0003】 実際の動作を図3（a）および（b）を使って説明する。図中のVL1は0Vの電位に保たれ、VH1は正の電位に保たれている。CCDと組み合わせられた場合には、VH1はCCDのチャネル部と接続される。トランスファークゲート素子のゲート電極であるTG端子には、図3（b）に示されるように、パルス電圧を印加する。オン電圧であるVH0が印加されるとホトダイオードは逆バイアス状態となる。この後、TG端子にトランスファークゲート素子のオフ電圧であるVL0電圧を印加すると、ホトダイオードの一端であるPDOUT

端子の電位は、図3（b）に示すように入射光量に依存して経過時間と共に電位が変化する。図3（b）でaと記した曲線は、b、cに比べて入射光量が多い場合であり、曲線cは最も入射光量が少ない場合に対応する。時間Tが経過して、次のリセット電圧であるVH0電圧が印加される直前にはそれぞれa0、b0、c0の電位となり、この電位から入射光量を測定できる。またTG端子にVH0電圧を印加した際にVH1から流れ込む電流の積分量を測定することでも入射光量の測定が行える。インターライン型CCDイメージセンサを構成する場合には、TG端子にVH0電圧を印加する際に、CCDに混入する電荷量によって入射光量を測定することができる。

## 【0004】

【発明が解決しようとする課題】 従来の受光素子では、入射光量が多い場合にリセット周期である時間Tが経過する前に、ホトダイオードの逆バイアス状態からの放電による電位低下が完了してしまい、その入射光量近傍の光量に対して同一の信号レベルしか与えない問題を抱えていた。すなわち、一定光量以上では入射光量に対して感度を持たない飽和状態となってしまう。受光素子は、想定する測定範囲で飽和しない条件を満たさなければならず、このための感度抑制も必要となる。

【0005】 又、CCDと組み合わせたイメージセンサにおいてはCCDの転送能力の制約条件も加わるので、特性が抑制されてしまう。

【0006】 飽和を解消する一つ的手段として、リセット周期Tを短くすること（イメージセンサではシャッタモードと呼ばれている動作もこの一つの方法である）も実施されているが、リセット動作により、それまでの蓄積信号が消されてしまう破壊読み出しであるので、低照度からの信号のように小さな電位変化のものではS/Nである感度の劣化を招く。

## 【0007】

【課題を解決するための手段】 この発明は光電変換と生成した電荷の蓄積を合わせて行う機能を持つ逆バイアスリセット後に浮動状態に保たれたホトダイオードと、ホトダイオードに逆バイアスリセット電位を与えるスイッチ素子を備えることに加えて、浮動状態に保たれたホトダイオード端にMOSトランジスタのゲート電極を接続し、ホトダイオードの電位を上記MOSトランジスタとは別に設けたMOSトランジスタのゲート電極電位によって外部から設定したしきい値電位と比較する比較器と、スイッチ素子によりホトダイオードがリセットされてからしきい値を越えるまでに要した時間を数値として出力するための係数素子とを備えたことを特徴とする受光素子およびスイッチ素子にパルス電圧を印加することで一定周期でホトダイオードに逆バイアスリセット電位を与えた直後から次のリセット電位付与までの期間、ホトダイオードを浮動状態で光照射しながら保ち、光照射

量に応じた逆バイアス減衰変位動作をさせる受光素子の駆動方法において、受光素子に具備された比較器の一つの入力端にしきい値電位を与え、比較器の別の入力端には逆バイアス印加後浮動状態に保たれたホトダイオードの一端が接続され、比較器の出力信号を計数器入力とすることでリセット電位付与からホトダイオードの電位がしきい値と等しくなるまでの時間を数値として計数出力することをリセット電位付与毎に行うことを特徴とする受光素子の駆動方法である。

【0008】

【実施例】本発明について図面を参照して説明する。図1は本発明の第1の実施例を示す構成図である。リセット素子1、信号電荷の蓄積機能2を合わせ持つ逆バイアス状態のホトダイオード3に加えてホトダイオードの電位変化を非破壊に読み出すためのMOSトランジスタ4と外部からのしきい値電位印加を行うためのMOSトランジスタ5が付加されている。2つのMOSトランジスタ（4および5）は比較器を構成している。すなわち、ホトダイオードの電位と外部から与えられるしきい値電位とを比較してホトダイオードがリセット動作直後で電位が高いためにMOSトランジスタ4がしきい値電位を与えているMOSトランジスタ5と比較してソースドレイン電流が多く流れる状況では出力端Aの電位はRL2に近く、反対に、ホトダイオード電位がしきい値電位と比較して低いときにはRH2に近い出力が出力端Bに出力される。比較器の後段に構成されている計数器は計数器の入力端でもあるA端子の電位がRH2に近い電位からRL2に近い電位に切り替わる時点からその逆のRL2に近い電位からRH2に近い電位に切り替わる時点までの時間経過と数値として出力する機能を担っている。具体的には、時間計数のためのマスタークロックとして高周波を計数器の入力端Bに入力して上記切り替わり時点間の時間経過を計数する。計数された時間はリセット動作毎に出力端Dから出力される。

【0009】図2には本発明の受光素子の駆動方法の1つの実施例を示した。図2の各記号A、B、D、TG、PDOUTは図1に構成図で示した受光素子の各端子の入力電位もしくは電位変化を表している。リセット素子のゲート電極に図2のTGと記したクロック電位を印加する。TGクロック電位はリセット素子のオン電位であるVH0とオフ電位であるVL0の電位よりなり、周期Tで繰り返されている。このリセット動作によりホトダイオードの一端であるPDOUTの電位はPDOUTとして図2に示された様に電位変化していく。ホトダイオードへの入射光量が大きい場合には逆バイアス状態すな

わち高電位状態から早い時間に低電位状態に変位し、低入射状態ではCで示されている曲線のようにゆっくりと電位変化していく。ここで、MOSトランジスタ4および5で構成される比較器で、ホトダイオードの電位に換算してPDOUT（図2）のRで示された破線のようにしきい値を与えた場合、入射光量に応じた時間経過後にしきい値を超えることになる。aの曲線に対応する光量が入射したことを想定するとAで実線で示したようにa1のタイミングで立ち上がる矩形波となる。光量が異なると立ち上がりのタイミングもb1、c1で示したように異なる。比較器の後段には計数器が接続されており、図1のBの端子に図2のBのマスタークロックを入力して、出力として図2のDに示すような数値を出す。

【0010】図4には本発明の受光素子の駆動方法の1つの実施例として、比較器に入力するしきい値電位を複数与えて1、m、nの複数の交差点点を出力する例を示す。PDOUT電位の読み取りは高インピーダンスのMOSゲート接続により行うので非破壊読み出しが可能であり、複数回の読み取りが行える。しきい値の入力は比較器を複数並列に接続してそれぞれに計数器を接続することでも実現できるし、しきい値入力用のMOSトランジスタ5に交流波を入力することでも可能である。

【0011】

【発明の効果】この発明は受光素子の出力信号をホトダイオードの電位がしきい値を超えるまでの時間で計数することで、従来の発生電荷を計数する方式では飽和してしまっていて読みだせなかった光量大の信号も読み取ることができる。また、電位の読み取りが非破壊で行えるので複数回の読み取りが可能である。

【図面の簡単な説明】

【図1】本発明の受光素子の実施例の構成図である。

【図2】本発明の受光素子の実施例の駆動方法を示す図である。

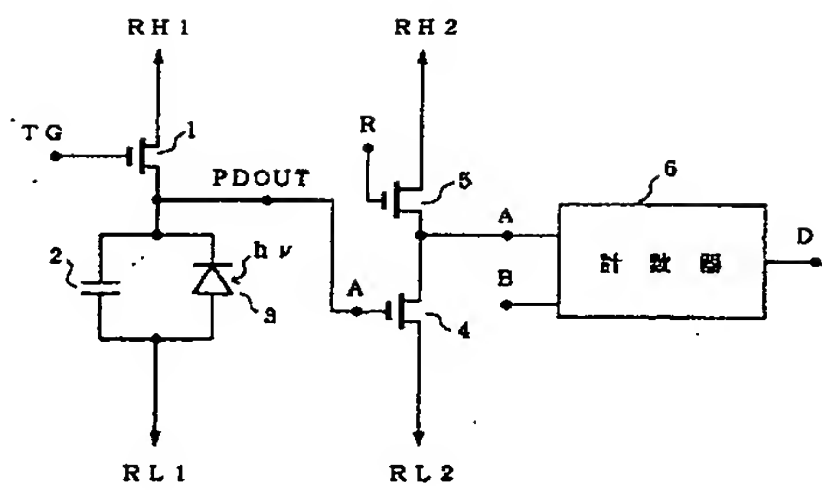
【図3】従来の受光素子の構成図および駆動方法を示す図である。

【図4】本発明の第2の実施例を示す図である。

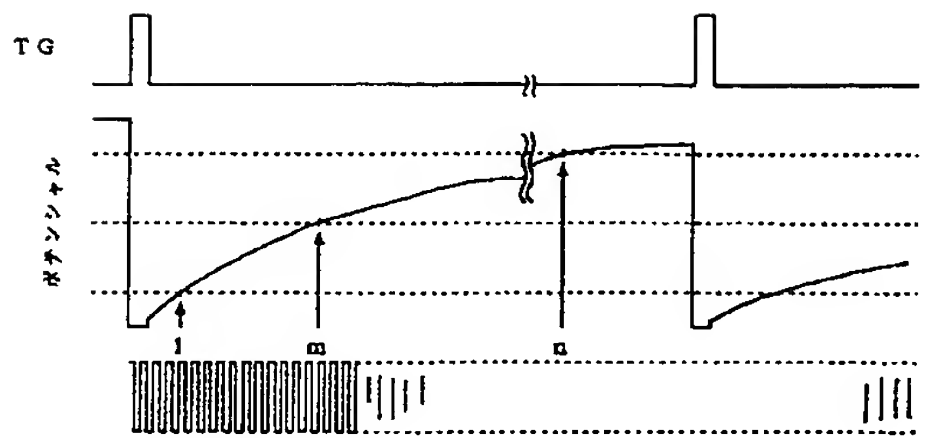
【符号の説明】

- 1 リセット素子
- 2 信号電荷蓄積機能
- 3 逆バイアスされたホトダイオード
- 4 ホトダイオードの電位読み取りのためのMOSトランジスタ
- 5 しきい値電位印加のためのMOSトランジスタ
- 6 計数器

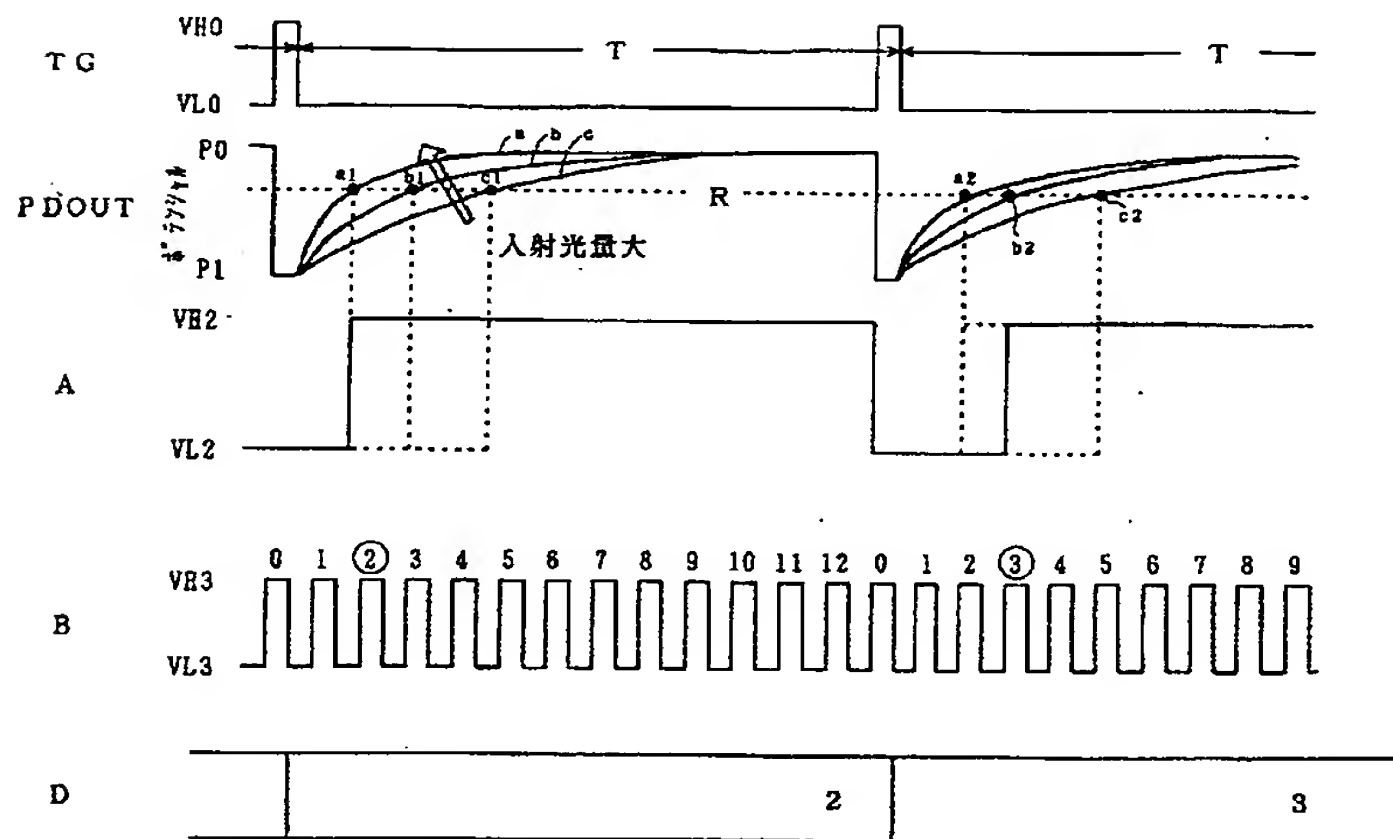
【図1】



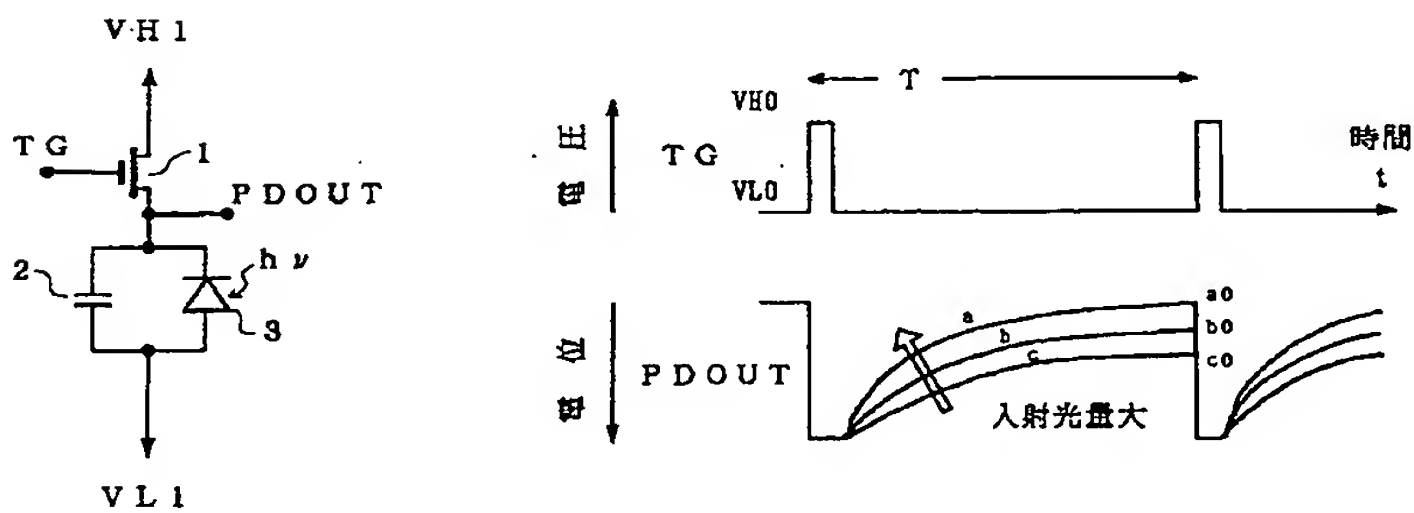
【図4】



【図2】



【図3】



(a)

(b)